



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0122371
(43) 공개일자 2018년11월12일

- (51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H01L 29/788 (2006.01)
- (52) CPC특허분류
G09G 3/32 (2013.01)
H01L 29/788 (2013.01)
- (21) 출원번호 10-2018-7027985
- (22) 출원일자(국제) 2017년01월11일
심사청구일자 없음
- (85) 번역문제출일자 2017년09월28일
- (86) 국제출원번호 PCT/US2017/013056
- (87) 국제공개번호 WO 2017/171970
국제공개일자 2017년10월05일
- (30) 우선권주장
15/086,611 2016년03월31일 미국(US)

- (71) 출원인
인텔 코퍼레이션
미합중국 캘리포니아 95054 산타클라라 미션 칼리지 블러바드 2200
- (72) 발명자
아메드 칼리드
미국 캘리포니아주 92804 애너하임 웨스트 브로드웨이 2366
라다크리슈난 프라카시
미국 오레곤주 97229 포틀랜드 노스웨스트 오코포인트 웨이 4498
페리크 쿤잘
미국 캘리포니아주 95131 산 호세 엘더 레이크 코트 1373
- (74) 대리인
제일특허법인(유)

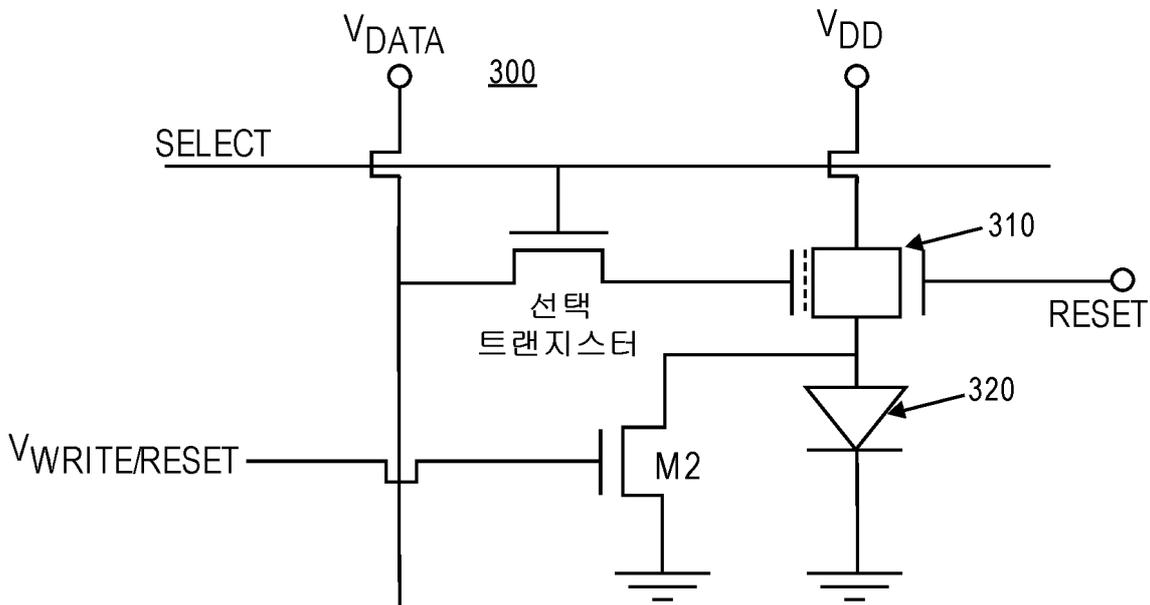
전체 청구항 수 : 총 25 항

(54) 발명의 명칭 마이크로 LED 디스플레이 픽셀 아키텍처

(57) 요약

발광 다이오드(LED) 디스플레이가 설명된다. LED 디스플레이는 복수의 픽셀 회로를 포함하고, 각각의 픽셀 회로는 LED와, LED로의 전류를 조정하는 비휘발성 메모리 셀을 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

복수의 픽셀 회로를 포함하는 발광 다이오드(Light Emitting Diode: LED) 디스플레이로서,
각각의 픽셀 회로는
LED와,
상기 LED로의 전류를 조정하는 비휘발성 메모리 셀을 포함하는
LED 디스플레이.

청구항 2

제 1 항에 있어서,
상기 LED로의 전류는 데이터 전압을 인가하여 상기 비휘발성 메모리 셀의 임계 전압을 변경함으로써 조정되는
LED 디스플레이.

청구항 3

제 2 항에 있어서,
상기 픽셀 회로 각각은,
상기 비휘발성 메모리 셀의 게이트에 연결되어 상기 데이터 전압을 인가하는 제 1 박막 트랜지스터(thin film transistor: TFT)와,
상기 LED 및 상기 비휘발성 메모리 셀에 연결된 제 2 TFT를 더 포함하는
LED 디스플레이.

청구항 4

제 3 항에 있어서,
상기 비휘발성 메모리 셀에서 수행되는 리셋 펄스 동안 상기 제 1 TFT는 비활성화되고 상기 제 2 TFT는 활성화
되는
LED 디스플레이.

청구항 5

제 4 항에 있어서,
상기 비휘발성 메모리 셀에서 수행되는 기록 동작 동안 상기 제 1 TFT는 활성화되고 상기 제 2 TFT도 활성화되
는
LED 디스플레이.

청구항 6

제 5 항에 있어서,

상기 비휘발성 메모리 셀에서 수행되는 방출 동작 동안 상기 제 1 TFT는 비활성화되고 상기 제 2 TFT도 비활성화되는

LED 디스플레이.

청구항 7

제 6 항에 있어서,

상기 비휘발성 메모리 셀은 비휘발성 메모리 셀 트랜지스터를 포함하고,

상기 비휘발성 메모리 셀 트랜지스터는 상기 방출 동작 동안 활성화될 때 상기 LED로의 전류 흐름을 허용하도록 활성화되는

LED 디스플레이.

청구항 8

제 2 항에 있어서,

상기 비휘발성 메모리 셀은,

상부 게이트와,

차단 산화물층과,

전하 트래핑 층과,

IGZO(Indium Gallium Zinc Oxide) 층과,

게이트 산화물층과,

하부 게이트를 포함하는

LED 디스플레이.

청구항 9

제 8 항에 있어서,

상기 전하 트래핑 층은 반도체성 나노입자를 포함하는

LED 디스플레이.

청구항 10

제 8 항에 있어서,

접합부를 형성하지 않고 형성된 소스 콘택트 및 드레인 콘택트를 더 포함하는

LED 디스플레이.

청구항 11

비휘발성 메모리 셀로서,
상부 게이트와,
차단 산화물층과,
전하 트래핑 층과,
IGZO(Indium Gallium Zinc Oxide) 층과,
게이트 산화물층과,
하부 게이트를 포함하는
비휘발성 메모리 셀.

청구항 12

제 11 항에 있어서,
상기 전하 트래핑 층은 반도체성 나노입자를 포함하는
비휘발성 메모리 셀.

청구항 13

제 11 항에 있어서,
접합부를 형성하지 않고 형성된 소스 콘택트 및 드레인 콘택트를 더 포함하는
비휘발성 메모리 셀.

청구항 14

제 11 항에 있어서,
기록 동작 동안, 상기 하부 게이트는 전자의 축적이 소스 콘택트와 드레인 콘택트 사이의 상기 IGZO 층에 채널
을 형성하게 하도록 바이어싱되고, 상기 전자는 상기 전하 트래핑 층에 의해 트래핑되는
비휘발성 메모리 셀.

청구항 15

제 11 항에 있어서,
상기 전자는 상기 전하 트래핑 층에 의해 트래핑되고, 상기 트래핑된 전자는 상기 하부 게이트의 임계 전압을
시프트하는
비휘발성 메모리 셀.

청구항 16

제 11 항에 있어서,
상기 상부 게이트 상의 바이어스는 상기 비휘발성 메모리 셀의 프로그래밍을 가속시키는

비휘발성 메모리 셀.

청구항 17

제 11 항에 있어서,
삭제 동작 동안, 상기 하부 게이트는 상기 IGZO 층에서 전자의 공핍을 가능하게 하도록 바이어싱되는
비휘발성 메모리 셀.

청구항 18

제 17 항에 있어서,
상기 상부 게이트 상의 바이어스는 상기 전자의 공핍을 가속시키는
비휘발성 메모리 셀.

청구항 19

제 14 항에 있어서,
판독 동작 동안 상기 드레인 콘택트로부터의 전류가 감지되는
비휘발성 메모리 셀.

청구항 20

모바일 컴퓨팅 디바이스로서,
프로세서와,
메모리 디바이스와,
복수의 픽셀 회로를 갖는 발광 다이오드(LED) 디스플레이를 포함하고,
각각의 픽셀 회로는,
LED와,
상기 LED로의 전류를 조정하는 비휘발성 메모리 셀을 포함하는
모바일 컴퓨팅 디바이스.

청구항 21

제 20 항에 있어서,
상기 LED로의 전류는 데이터 전압을 인가하여 상기 비휘발성 메모리 셀의 임계 전압을 변경함으로써 조정되는
모바일 컴퓨팅 디바이스.

청구항 22

제 21 항에 있어서,

상기 픽셀 회로 각각은,
 상기 비휘발성 메모리 셀의 게이트에 연결되어 상기 데이터 전압을 인가하는 제 1 박막 트랜지스터와,
 상기 LED 및 상기 비휘발성 메모리 셀에 연결된 제 2 TFT를 더 포함하는
 모바일 컴퓨팅 디바이스.

청구항 23

제 22 항에 있어서,
 상기 비휘발성 메모리 셀에서 수행되는 리셋 펄스 동안 상기 제 1 TFT는 비활성화되고 상기 제 2 TFT는 활성화되는
 모바일 컴퓨팅 디바이스.

청구항 24

제 23 항에 있어서,
 상기 비휘발성 메모리 셀에서 수행되는 기록 동작 동안 상기 제 1 TFT는 활성화되고 상기 제 2 TFT도 활성화되는
 모바일 컴퓨팅 디바이스.

청구항 25

제 24 항에 있어서,
 상기 비휘발성 메모리 셀에서 수행되는 방출 동작 동안 상기 제 1 TFT는 비활성화되고 상기 제 2 TFT도 비활성화되는
 모바일 컴퓨팅 디바이스.

발명의 설명

기술 분야

[0001] 본 명세서에 기술된 실시예는 일반적으로 컴퓨터 시스템에 관한 것이다. 보다 구체적으로, 실시예는 컴퓨터 시스템 디스플레이 디바이스에 관한 것이다.

배경 기술

[0002] 능동 매트릭스 유기 발광 다이오드(Active Matrix Organic Light Emitting Diode: AMOLED) 디스플레이는 노트북 컴퓨터, 데스크톱 컴퓨터, 태블릿 컴퓨팅 디바이스, 모바일 폰(예컨대, 스마트 폰), 자동차 실내 디스플레이를 포함하는 다양한 컴퓨팅 디스플레이 및 디바이스에서, 가전제품에서, 텔레비전으로서 등에서 사용하기 위해 개발되어 왔다. AMOLED 디스플레이는 일반적으로 능동 픽셀 영역을 정의하는 각각의 픽셀을 가진 픽셀 어레이 및 능동 픽셀 영역을 구동하는 관련 픽셀 회로를 포함한다.

[0003] AMOLED에 사용되는 종래의 디스플레이 픽셀은 일반적으로 2개의 박막 트랜지스터(thin film transistor:"TFT"), 저장 캐패시터 및 유기 발광 다이오드(organic light emitting diode: "OLED")를 갖는다. 2개의 TFT는 스위칭 TFT 및 드라이버 TFT를 포함한다. 작동하는 동안, 스위칭 TFT가 턴온되어, 데이터 신호가 저장 노드로 전파되도록 한다. 이 동작은 저장 캐패시터를 충전하고 드라이버 TFT의 게이트 전압을 셋업한다. 그 다음에, 드라이버 TFT는 데이터 신호를 전류로 변환한다. 따라서, 드라이버 TFT의 출력 전류는 OLED의 최종 밝기를 결정한다. 종래의 픽셀은 저장 캐패시터를 사용하여 픽셀 내에 전하를 보유한다. 그러나, 캐패시터에 저장된 전하는 계속 누설되므로, 정적 이미지를 유지하기 위해서는 리프레시 사이클이 필요하다. 이러한 리프레시 사이클은 디스플레이

레이 시스템의 전력 소비를 증가시킨다.

[0004] 또한, OLED는 통과 전류에 의해 휘도가 결정되는 전류 구동 디바이스이기 때문에, 전류 모드 AMOLED를 구현하는 패널에 양질의 이미지를 제공하기 위해서는 OLED 패널의 상이한 픽셀들에 제공되는 전류 간 균일성이 매우 중요하다.

도면의 간단한 설명

[0005] 실시예는 동일한 참조 번호가 동일한 요소를 지칭하는 첨부 도면의 도면들에서 한정이 아니라 예로서 도시된다.

도 1은 컴퓨팅 시스템의 일 실시예를 도시한다.

도 2는 종래의 AMOLED 픽셀 회로 개략도를 도시한다.

도 3은 AMOLED 픽셀 회로의 일 실시예의 개략도를 도시한다.

도 4a 및 도 4b는 메모리 셀의 에너지 밴드 다이어그램의 일 실시예의 개략도를 도시한다.

도 5a 내지 도 5e는 메모리 셀에 대한 성능 시뮬레이션을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0006] 마이크로 LED 디스플레이용 픽셀 아키텍처가 아래에 설명된다. 설명에서, 본 발명의 보다 완전한 이해를 제공하기 위해 구성요소 및 시스템 구성과 같은 다수의 특정 세부사항이 설명될 수 있다. 다른 경우, 본 발명을 불필요하게 모호하게 하지 않도록, 공지된 구조, 회로 등은 상세히 나타내지 않았다.

[0007] 도 1은 모바일 디바이스(100)의 일 실시예의 블록도를 도시한다. 모바일 디바이스(100)는 랩톱, 노트북, 핸드헬드 컴퓨터, 핸드헬드 엔클로저(handheld enclosure), 휴대용 전자 디바이스, 모바일 인터넷 디바이스(mobile internet device: MID), 테이블, 슬레이트 및/또는 PDA(personal digital assistant)를 포함할 수 있지만, 이에 제한되지 않는다. 그러나, 실시예는 이 예에 한정되지 않는다. 도 1의 예시된 실시예에 도시된 바와 같이, 모바일 디바이스(100)는 프로세서(110), 메모리 유닛(120) 및 스크린(130)을 포함할 수 있다.

[0008] 프로세서(110)는 CISC(complex instruction set computer) 마이크로프로세서, RISC(reduced instruction set computing) 마이크로프로세서, VLIW(very long instruction word) 마이크로프로세서, 명령어 세트의 조합을 구현하는 프로세서, 또는 다른 프로세서 디바이스와 같은 임의의 프로세서로서 구현될 수 있다. 일 실시예에서, 프로세서(110)는 캘리포니아주 산타 클라라의 인텔® 코퍼레이션에 의해 제조된 프로세서와 같은 범용 프로세서로서 구현될 수 있다. 프로세서(110)는 제어기, 마이크로제어기, 내장형 프로세서, 디지털 신호 프로세서(DSP), 네트워크 프로세서, 미디어 프로세서, 입출력(I/O) 프로세서 등과 같은 전용 프로세서로서 구현될 수도 있다. 실시예는 이 경우로 제한되지 않는다.

[0009] 메모리 유닛(120)은 휘발성 메모리와 비휘발성 메모리를 모두 포함하는, 데이터를 저장할 수 있는 임의의 머신 판독가능 또는 컴퓨터 판독가능 매체를 포함할 수 있다. 예를 들어, 메모리(120)는 ROM(read-only memory), RAM(random-access memory), DRAM(dynamic RAM), DDRAM(Double-Data-Rate DRAM), SDRAM(synchronous DRAM), SRAM(static RAM), PROM(programmable ROM), EPROM(erasable programmable ROM), EEPROM(electrically erasable programmable ROM), 플래시 메모리, 강유전성 폴리머 메모리와 같은 폴리머 메모리, 오보닉 메모리, 상 변화 또는 강유전성 메모리, SONOS(silicon-oxide-nitride-oxide-silicon) 메모리, 자기 또는 광학 카드, 또는 정보 저장에 적합한 임의의 다른 유형의 매체를 포함할 수 있다. 메모리(120)의 일부분 또는 전부는 프로세서(110)와 동일한 집적 회로 상에 포함될 수도 있고, 메모리(120)의 일부분 또는 전부가 집적 회로 또는 다른 매체, 예컨대, 프로세서(110)의 집적 회로의 외부에 있는 하드 디스크 드라이브 상에 배치될 수 있음에 주목할 필요가 있다. 실시예에서, 메모리(120)는 프로세서를 동작시키기 위한 데이터 및 명령어를 포함할 수 있다. 실시예는 이 경우로 제한되지 않는다.

[0010] 일 실시예에서, 스크린(130)은 높은 밝기 및/또는 콘트라스트를 제공할 수 있다. 예를 들어, 스크린의 콘트라스트는 2000:1일 수 있다. 일 실시예에서, 스크린(130)은 넓은 종횡비를 가질 수 있고, 모바일 디바이스의 일면 상에 위치될 수 있다. 다른 실시예에서, 스크린(130)은 모바일 디바이스의 전면(front side) 또는 주면(main side) 상에 위치될 수 있다. 또 다른 실시예에서, 스크린(130)은 모바일 디바이스(100)의 에지까지 연장될 수 있다. 예를 들어, 모바일 디바이스(100)는 스크린(130)을 모바일 디바이스(100)의 에지에 접속하거나 연결하는, 눈에 보이는 물리적 베젤(visible physical bezel)을 구비하지 않을 수도 있다.

- [0011] 실시예에 따르면, 스크린(130)은 사용자 인터페이스 디스플레이 및/또는 터치 스크린을 포함할 수 있다. 사용자 인터페이스 디스플레이 및/또는 터치 스크린은 그래픽 사용자 인터페이스를 포함할 수 있다. 실시예에서, 전체 스크린(130)은 사용자 인터페이스 디스플레이 및/또는 터치 스크린을 포함할 수 있다. 실시예에서, 스크린(130)의 일부만이 사용자 인터페이스 디스플레이 및/또는 터치 스크린을 포함할 수도 있다. 다른 실시예에서, 사용자 인터페이스 디스플레이를 갖는 스크린(130)은 하나 이상의 상호작용 영역 및/또는 비상호작용 영역을 포함할 수 있다.
- [0012] 일 실시예에서, 스크린(130)은 AMOLED 디스플레이와 같은 유기 발광 다이오드(OLED) 디스플레이를 포함한다. 그러나, 다른 실시예에서는 무기 LED가 구현될 수 있다. 도 2는 AMOLED에서 사용되는 통상의 AMOLED 픽셀 회로의 개략도를 도시한다. 전술한 바와 같이, 스위칭 TFT가 작동 중에 턴온되어, 데이터 신호가 저장 노드로 전파 되도록 한다. 이 동작은 저장 캐패시터를 충전하고 드라이버 TFT의 게이트 전압을 셋업하는데, 드라이버 TFT는 데이터 신호를 전류로 변환한다. 따라서, 드라이버 TFT의 출력 전류는 OLED의 최종 밝기를 결정한다. 그러나, 캐패시터에 저장된 전하는 계속 누설되므로, 정적 이미지를 유지하기 위해서는 리프레시 사이클이 필요하다.
- [0013] 일 실시예에 따르면, 스크린(130)은 리프레시 사이클을 제거하고 고휘도 균일성을 제공하는 디스플레이 픽셀을 구현하는 AMOLED 디스플레이를 포함한다. 그러나, 다른 실시예에서, 스크린(130)은 무기 LED를 구현할 수도 있다. 도 3은 AMOLED 픽셀(300)의 개략도의 일 실시예를 도시한다. 도 3에 도시된 바와 같이, 픽셀(300)은 선택 TFT(M1), 기록/리셋 TFT(M2), 비휘발성 메모리(NVM) 셀(310) 및 LED(320)를 포함한다.
- [0014] 일 실시예에서, LED(320) 전류는 NVM 셀(310)을 프로그래밍(예컨대, NVM 셀(310)의 임계 전압을 변경)하기 위한 데이터 전압(V_{DATA})을 인가함으로써 조정된다. 따라서, NVM 셀(310)의 임계 전압은 V_{DATA} 에 의해 제어된다. 도 4a 및 도 4b는 NVM 셀(310)의 에너지 밴드 다이어그램의 일 실시예의 개략도를 도시한다. 일 실시예에서, NVM 셀(310)은 효율적인 프로그램/삭제 동작을 생성하는 이중 게이트 구조를 포함한다. 도 4a는 상부 제어 게이트(460), 전하 트래핑 층(440)(예를 들어, Si_3N_4 , 금속성 또는 반도체성 나노입자) 및 그 사이에 배치된 차단 산화물층(450)을 포함하는 NVM 셀(310)의 층들을 도시한다. 다른 실시예에서, 전하 트래핑 층(440)은 다른 층(예를 들어, 하프늄 산화물(HfO_2))을 포함할 수 있다.
- [0015] 또한, NVM 셀(310)은 박막 인듐 갈륨 아연 산화물(IGZO)(또는 Sn-Ga-Zn-O, Ga-Zn-O-N) 채널 층(430), 게이트 절연체(예컨대, 실리콘 이산화물(SiO_2) 또는 실리콘 질화물(Si_3N_4))(427), 및 버퍼 산화물(420)과 기판(410) 위에 배치된 하부 금속 게이트(425)를 포함한다. 일 실시예에서, 소스 및 드레인 콘택트(480)는 디스플레이 애플리케이션을 위한 IGZO 박막 트랜지스터(TFT)를 제조할 때와 같이, 접합부를 형성하지 않고 형성된다. NVM 셀(310)의 전하 트래핑 층으로서 금속성 또는 반도체성 나노입자(NP)를 사용하면 전하 트래핑 층을 불연속적이게 하고 격리되게 하므로 유리하다. 따라서, 종래의 비휘발성 메모리 디바이스에서 연속적인 부동 게이트의 사용으로 인해 발생하는 문제가 효과적으로 방지되거나 감소된다. 도 4b는 NVM 셀(310)의 다른 도면을 도시한다.
- [0016] 일 실시예에서, NVM 셀(310)은 기록(WRITE), 삭제(ERASE) 및 관독(READ) 동작을 수행할 수 있다. 기록 동작 동안, 하부 게이트(425)는 축적 전자가 소스와 드레인 사이에 채널을 형성하도록 바이어싱될 것이다. 그 결과, 전자는 전하 트래핑 층(440)에 의해 트래핑된다. 트래핑된 전자로 인한 음 전하는 전하 밀도, 게이트 산화물 두께 및 채널 두께에 의존하는 양만큼 하부 게이트 제어형 트랜지스터의 임계 전압을 시프트한다. 상부 제어 게이트(460) 상의 바이어스는 프로그래밍을 가속시키는 데 사용될 수 있다.
- [0017] 삭제 동작 동안, 하부 게이트(425)는 IGZO 채널 층(430)이 공핍되도록 바이어싱되고, 전하 트래핑 층 내의 전자는 디트래핑된다(de-trapped). 상부 제어 게이트(460) 상의 바이어스는 전하 트래핑 층(440)으로부터의 전자의 디트래핑을 가속시킨다. 네거티브 바이어스/펄스가 제어 게이트(460)에 인가된다. 관독 동작 동안, 드레인 전류는 상부 제어 게이트(460)가 부동하고 있을 때 저전압(예를 들어, $V_g=1$)에서 감지된다.
- [0018] 도 3을 다시 참조하면, NVM 셀(310)의 임계 전압은 LED(320)를 구동하는 전류를 결정한다. 일 실시예에서, 픽셀의 밝기는 상이한 프로그래밍 신호로 제어될 수 있다. 그러한 실시예에서, NVM 셀(310)을 프로그래밍(예를 들어, NVM 셀(310)의 임계 전압을 변경)하기 위한 데이터(DATA) 전압을 인가함으로써 LED(320) 전류가 조정된다. 따라서, NVM 셀(310)의 임계 전압은 V_{DATA} 에 의해 제어된다.
- [0019] 리셋 펄스를 제공하기 위해, NVM 셀(310)의 전류 및 전압은 IGZO 채널 층(430)으로의 주입된 전하에 양의 방향으로 비례하여(positively proportional) 시프트한다. 일 실시예에서, 트랜지스터(M2)는 활성화(예컨대, 온)되고 $V_{WRITE/RESET}=V_{DD}$ 이다. 그 결과, LED(320)를 통과한 전류=제로이고, SELECT=0이며, M1은 비활성화(예컨대,

오프)되고, RESET= V_{DD} 이다.

- [0020] NVM 셀(310)에 대한 기록 동작 동안, 트랜지스터(M2)는 다시 온이고, $V_{WRITE/RESET}=V_{DD}$ 이다. 따라서, LED(320)를 통과한 전류=제로이고, SELECT= V_{DD} 이다. 또한, NVM 셀(310)의 제어 게이트(460)=- V_{DATA} 이고, 이로 인해 전자가 NVM의 채널로 들어가고 전하 트래핑 층(440)으로부터 디트래핑된다. NVM 셀(310)의 전류-전압(I-V) 곡선은 - V_{DATA} 값에 음의 방향으로 비례하여(negatively proportional) 시프트한다. 방출 동작 동안에, $V_{WRITE/RESET}=0$ 이고, M2는 오프이며, SELECT=0이고, RESET=1(또는 임의의 적합한 저전압)이다. 이것은 NVM 셀(310) 트랜지스터가 턴온되게 하고 LED(320)를 통해 전류가 흐르게 한다.
- [0021] 도 5a 내지 5e는 NVM 셀(310)에 대한 성능 시뮬레이션을 도시한다. 도 5a는 "프레시" 및 "프로그래밍 이후"에 대한 I-V 곡선의 시뮬레이션을 도시한다. 도 5b는 게이트 산화물 두께에 대한 "프로그램 윈도우"의 의존성을 도시한다. 게이트 산화물 두께가 두꺼울수록, 같은 양의 트래핑된 전하에 대한 임계 전압 시프트는 더 커진다. 도 5c는 전하 트래핑 층(440)의 트랩 밀도의 함수로서 임계 전압 시프트의 의존성을 도시한다.
- [0022] 도 5d는 10nm 및 100nm 인 2개의 상이한 채널 층 두께의 경우 트래핑된 전하에 대한 프로그램 윈도우(임계 전압 시프트)의 의존성을 도시한다. 채널이 얇을수록 개선된 선형 의존성을 제공하는데, 이는 디스플레이 픽셀에서 NVM 셀(310)의 아날로그 동작에 중요하다. 도 5e는 게이트 산화물 두께 및 채널 두께에 대한 임계 전압 시프트(또는 프로그램 윈도우)의 의존성을 도시한다.
- [0023] "일 실시예", "실시예", "예시적인 실시예", "다양한 실시예" 등의 언급은 그와 같이 기술된 실시예(들)가 특정 특징, 구조 또는 특성을 포함할 수 있음을 나타내지만, 모든 실시예가 그 특정 특징, 구조 또는 특성을 반드시 포함하는 것은 아니다. 또한, 일부 실시예는 다른 실시예에 대해 설명된 특징의 일부 또는 전부를 가질 수도 있고 하나도 갖지 않을 수도 있다.
- [0024] 다음의 설명 및 청구범위에서, "연결된"이라는 용어나 그 파생어가 사용될 수 있다. "연결된"은 2개 이상의 요소가 서로 협력하거나 상호작용함을 나타 내는 데 사용되지만, 이들 사이에 물리적 또는 전기적 구성요소가 개재되어 있을 수도 있고 개재되어 있지 않을 수도 있다.
- [0025] 달리 명시되지 않는 한, 청구범위에서 사용된 공통 요소를 기술하기 위한 서수 형용사 "제 1", "제 2", "제 3" 등의 사용은 단순히 동일한 요소의 상이한 예가 지칭되는 것을 나타내며, 그렇게 기술된 요소가 시간적으로, 공간적으로, 순위에 따라 또는 임의의 다른 방식으로, 주어진 순서대로 존재해야 한다는 것을 의미하지는 않는다.
- [0026] 다음 절 및/또는 예는 추가적인 실시예 또는 예에 관련된다. 실시예에서의 세부사항은 하나 이상의 실시예의 어느 곳에서나 사용될 수 있다. 상이한 실시예 또는 예의 다양한 특징은, 일부 특징은 포함되고 다른 특징은 배제되면서 다양하게 결합되어 여러 상이한 응용례에 적합해질 수 있다. 예는 방법, 방법의 동작을 수행하는 수단, 머신에 의해 수행될 때 머신으로 하여금 본 명세서에 설명된 실시예 및 예에 따른 하이브리드 통신을 가능하게 하는 방법의 동작 또는 장치 또는 시스템의 동작을 수행하게 하는 명령어를 포함하는 적어도 하나의 머신 판독가능 매체와 같은 청구대상을 포함할 수 있다.
- [0027] 일부 실시예는 복수의 픽셀 회로를 포함하되, 각각의 픽셀 회로는 LED와, LED로의 전류를 조정하는 비휘발성 메모리 셀을 포함하는, 발광 다이오드(LED) 디스플레이를 포함하는 예 1에 관련된다.
- [0028] 예 2는 예 1의 청구대상을 포함하며, LED로의 전류는 데이터 전압을 인가하여 비휘발성 메모리 셀의 임계 전압을 변경함으로써 조정된다.
- [0029] 예 3은 예 1 및 예 2의 청구대상을 포함하며, 픽셀 회로 각각은, 비휘발성 메모리 셀의 게이트에 연결되어 데이터 전압을 인가하는 제 1 박막 트랜지스터(TFT)와, LED 및 비휘발성 메모리 셀에 연결된 제 2 TFT를 더 포함한다.
- [0030] 예 4는 예 1 내지 예 3의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 리셋 펄스 동안 제 1 TFT는 비활성화되고 제 2 TFT는 활성화된다.
- [0031] 예 5는 예 1 내지 예 4의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 기록 동작 동안 제 1 TFT는 활성화되고 제 2 TFT도 활성화된다.
- [0032] 예 6은 예 1 내지 예 5의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 방출 동작 동안 제 1 TFT는 비활성화되고 제 2 TFT도 비활성화된다.

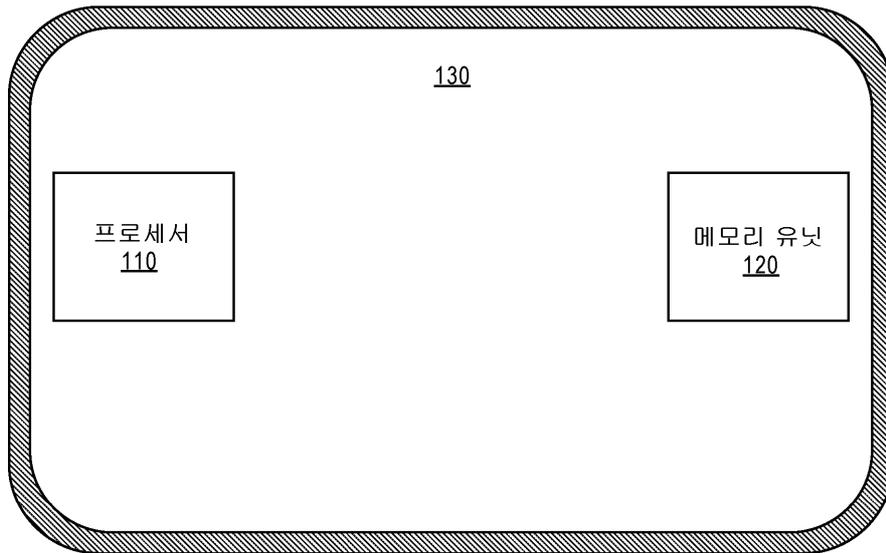
- [0033] 예 7은 예 1 내지 예 6의 청구대상을 포함하며, 비휘발성 메모리 셀은 비휘발성 메모리 셀 트랜지스터를 포함하고, 비휘발성 메모리 셀 트랜지스터는 방출 동작 동안 활성화될 때 LED로의 전류 흐름을 허용하도록 활성화된다.
- [0034] 예 8은 예 1 내지 예 7의 청구대상을 포함하며, 비휘발성 메모리 셀은, 상부 게이트와, 차단 산화물층과, 전하 트래핑 층과, IGZO(Indium Gallium Zinc Oxide) 층과, 게이트 산화물층과, 하부 게이트를 포함한다.
- [0035] 예 9는 예 1 내지 예 8의 청구대상을 포함하며, 전하 트래핑 층은 반도체성 나노입자를 포함한다.
- [0036] 예 10은 예 1 내지 예 9의 청구대상을 포함하며, 접합부를 형성하지 않고 형성된 소스 콘택트 및 드레인 콘택트를 더 포함한다.
- [0037] 일부 실시예는 상부 게이트와, 차단 산화물층과, 전하 트래핑 층과, IGZO(Indium Gallium Zinc Oxide) 층과, 게이트 산화물층과, 하부 게이트를 포함하는 비휘발성 메모리 셀을 포함하는 예 11에 관련된다.
- [0038] 예 12는 예 11의 청구대상을 포함하며, 전하 트래핑 층은 반도체성 나노입자를 포함한다.
- [0039] 예 13은 예 11 및 예 12의 청구대상을 포함하며, 접합부를 형성하지 않고 형성된 소스 콘택트 및 드레인 콘택트를 더 포함한다.
- [0040] 예 14는 예 11 내지 예 13의 청구대상을 포함하며, 기록 동작 동안, 하부 게이트는 전자의 축적이 소스 콘택트와 드레인 콘택트 사이의 IGZO 층에 채널을 형성하게 하도록 바이어싱되고, 전자는 전하 트래핑 층에 의해 트래핑된다.
- [0041] 예 15는 예 11 내지 예 14의 청구대상을 포함하며, 전자는 전하 트래핑 층에 의해 트래핑되고, 트래핑된 전자는 하부 게이트의 임계 전압을 시프트한다.
- [0042] 예 16은 예 11 내지 예 15의 청구대상을 포함하며, 상부 게이트 상의 바이어스는 비휘발성 메모리 셀의 프로그래밍을 가속시킨다.
- [0043] 예 17은 예 11 내지 예 16의 청구대상을 포함하며, 삭제 동작 동안, 하부 게이트는 IGZO 층에서 전자의 공핍을 가능하게 하도록 바이어싱된다.
- [0044] 예 18은 예 11 내지 예 17의 청구대상을 포함하며, 상부 게이트 상의 바이어스는 전자의 공핍을 가속시킨다.
- [0045] 예 19는 예 11 내지 예 18의 청구대상을 포함하며, 관독 동작 동안 드레인 콘택트로부터의 전류가 감지된다.
- [0046] 일부 실시예는 프로세서와, 메모리 디바이스와, 복수의 픽셀 회로를 갖는 발광 다이오드(LED) 디스플레이를 포함하되, 각각의 픽셀 회로는, LED와, LED로의 전류를 조정하는 비휘발성 메모리 셀을 포함하는, 모바일 컴퓨팅 디바이스를 포함하는 예 20에 관련된다.
- [0047] 예 21은 예 20의 청구대상을 포함하며, LED로의 전류는 데이터 전압을 인가하여 비휘발성 메모리 셀의 임계 전압을 변경함으로써 조정된다.
- [0048] 예 22는 예 20 및 예 21의 청구대상을 포함하며, 픽셀 회로 각각은, 비휘발성 메모리 셀의 게이트에 연결되어 데이터 전압을 인가하는 제 1 박막 트랜지스터와, LED 및 비휘발성 메모리 셀에 연결된 제 2 TFT를 더 포함한다.
- [0049] 예 23은 예 20 내지 예 22의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 리셋 펄스 동안 제 1 TFT는 비활성화되고 제 2 TFT는 활성화된다.
- [0050] 예 24는 예 20 내지 예 23의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 기록 동작 동안 제 1 TFT는 활성화되고 제 2 TFT도 활성화된다.
- [0051] 예 25는 예 20 내지 예 24의 청구대상을 포함하며, 비휘발성 메모리 셀에서 수행되는 방출 동작 동안 제 1 TFT는 비활성화되고 제 2 TFT도 비활성화된다.
- [0052] 도면 및 기술한 설명은 실시예의 예를 제공한다. 당업자는 설명된 요소들 중 하나 이상이 단일 기능 요소로 결합될 수 있다는 것을 이해할 것이다. 이와 달리, 어떤 요소는 복수의 기능 요소로 분할될 수 있다. 일 실시예로부터의 요소들이 다른 실시예에 추가될 수도 있다. 예를 들어, 본 명세서에 기술된 프로세스의 순서는 변경될 수 있으며 본 명세서에 설명된 방식으로 제한되지는 않는다. 또한, 임의의 흐름도에서의 동작들이 도시된 순서로 구현될 필요는 없으며, 모든 동작을 반드시 수행해야 할 필요도 없다. 또한, 다른 동작에 의존하지 않

는 동작이 다른 동작과 병렬로 수행될 수 있다. 실시예의 범위는 결코 이들 특정 예에 의해 제한되지 않는다. 명세서에 명시적으로 제공되는지 여부에 관계없이, 구조, 치수 및 재료 사용의 차이와 같은 다수의 변형이 가능하다. 실시예의 범위는 적어도 다음 청구범위에 의해 주어진 만큼 넓다.

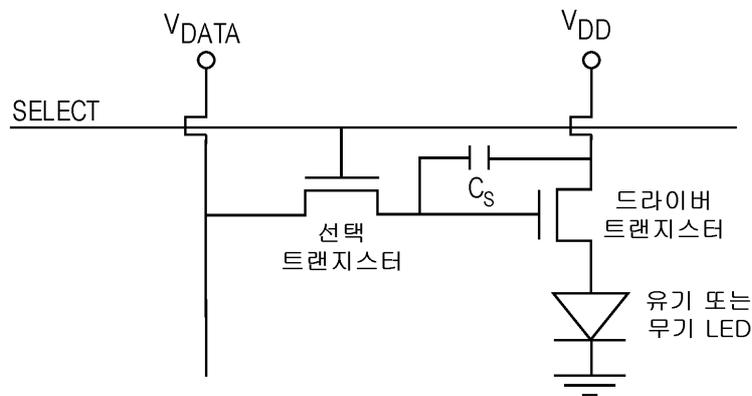
도면

도면1

100

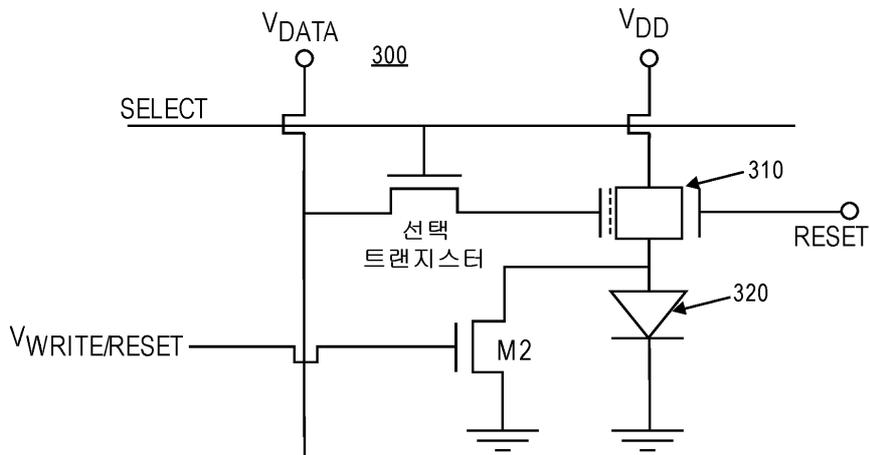


도면2

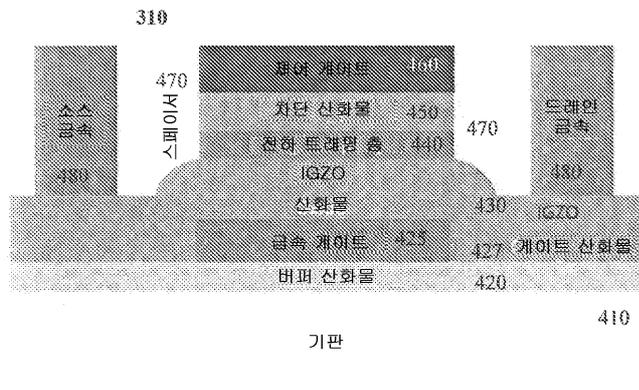


(종래기술)

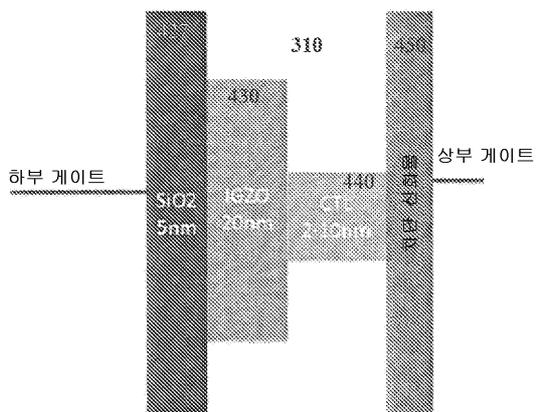
도면3



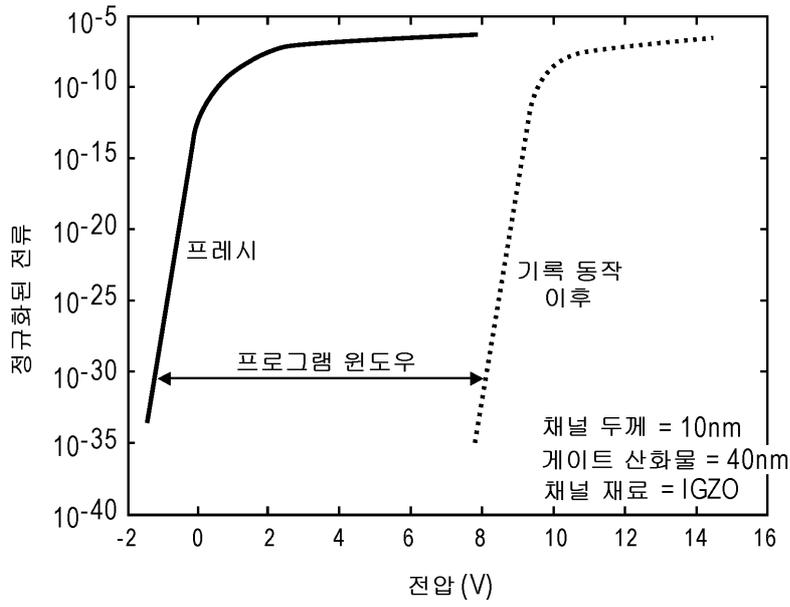
도면4a



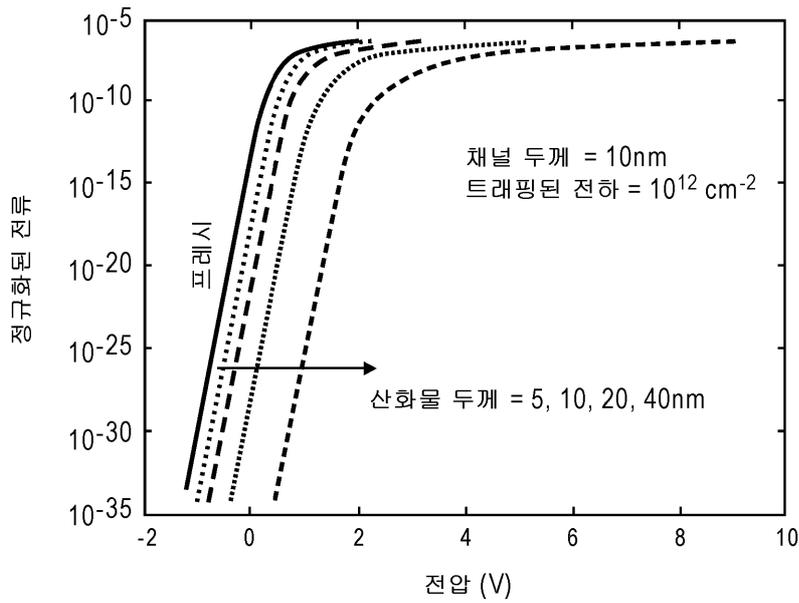
도면4b



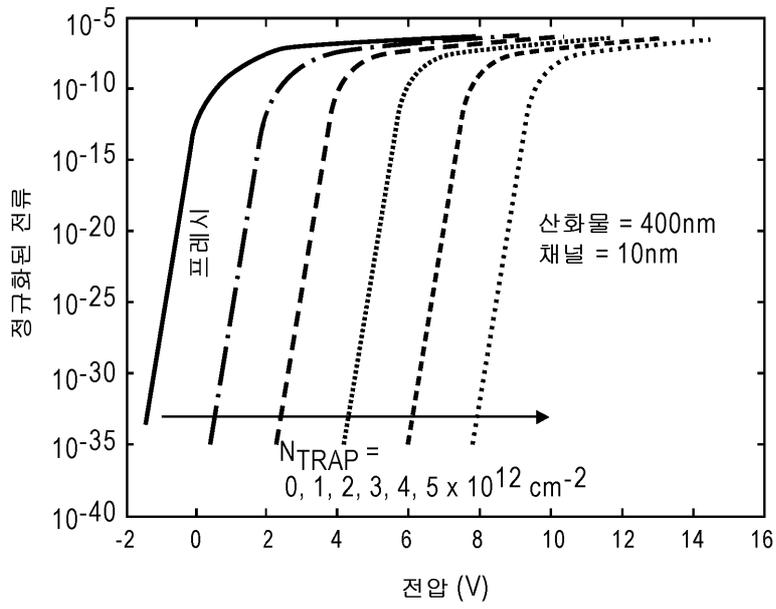
도면5a



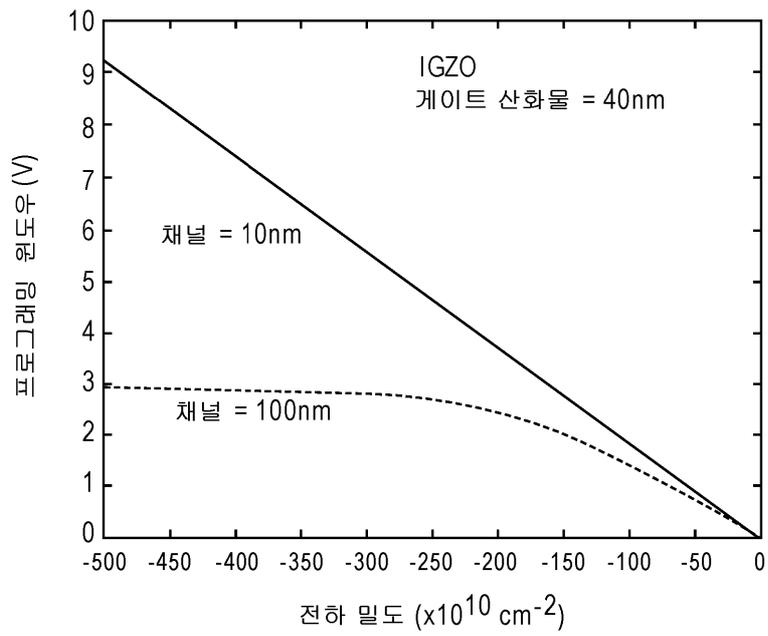
도면5b



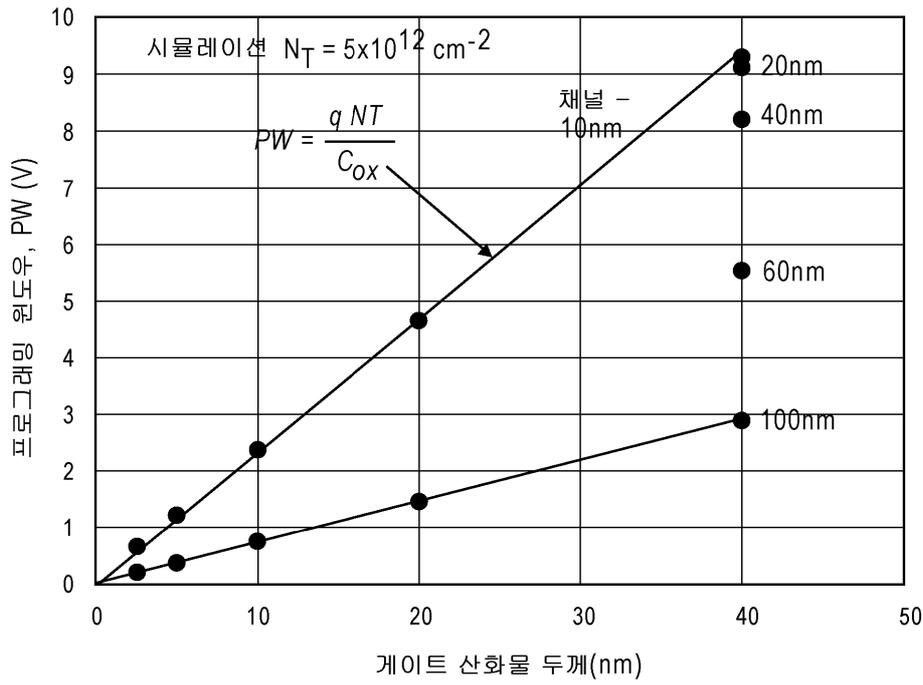
도면5c



도면5d



도면5e



专利名称(译)	微型LED显示屏像素架构		
公开(公告)号	KR1020180122371A	公开(公告)日	2018-11-12
申请号	KR1020187027985	申请日	2017-01-11
[标]申请(专利权)人(译)	英特尔公司		
申请(专利权)人(译)	英特尔公司		
[标]发明人	AHMED KHALED 아메드칼리드 RADHAKRISHNAN PRAKASH 라다크리슈난프라카시 PARIKH KUNJAL 페리크쿤잘		
发明人	아메드칼리드 라다크리슈난프라카시 페리크쿤잘		
IPC分类号	G09G3/32 H01L29/788		
优先权	15/086611 2016-03-31 US		
外部链接	Espacenet		

摘要(译)

描述了发光二极管 (LED) 显示器。LED显示器包括多个像素电路，每个像素电路包括LED和用于调节到LED的电流的非易失性存储器单元。

